

2 Priority Doc
DHAUGHTON
1-29-01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Masaharu ITO, Kenichi MARUHASHI,
Kazuhiro IKUINA and Keiichi OHATA

Appln. No.: To be assigned

Art Unit: To be assigned

Filed: November 13, 2000

Examiner: To be assigned

For: RF PACKAGE

Docket No.: YKM-00901

JC825 U.S. PTO
09/711541
11/13/00

Certificate of Express Mailing

I hereby certify that the foregoing documents are being deposited with the United States Postal Service as express mail, postage prepaid, in an envelope addressed to the Commissioner for Patents Washington, D.C. 20231 on this date of November 13, 2000.

Tracey A. Newell

Name: Tracey A. Newell

Express Mail Label No. **EL506928432US**

SUBMISSION OF PRIORITY DOCUMENT

Commissioner for Patents
Washington, DC 20231

Sir:

Attached hereto is Japanese application no. 11-324739 filed November 15, 1999, a priority document for the above-referenced application. Should there be any questions after reviewing this submission, the Examiner is invited to contact the undersigned at 617-951-6676.

Respectfully submitted,
HUTCHINS, WHEELER & DITTMAR

Donald W. Muirhead
Donald W. Muirhead
Reg. No. 33,978

November 13, 2000
Date

Patent Group
Hutchins, Wheeler & Dittmar
101 Federal Street
Boston, MA 02110



26339

PATENT TRADEMARK OFFICE

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC825 U. S. PTO
09/711541
11/13/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1999年11月15日

出 願 番 号
Application Number:

平成11年特許願第324739号

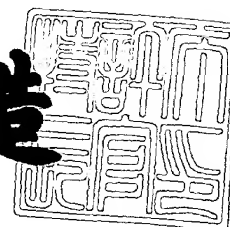
出 願 人
Applicant(s):

日本電気株式会社

2000年 8月18日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3066262

【書類名】 特許願

【整理番号】 35101067

【提出日】 平成11年11月15日

【あて先】 特許庁 長官殿

【国際特許分類】 H01P 5/103

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 伊東 正治

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 丸橋 建一

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 生稲 一洋

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 大畑 恵一

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100105511

 【弁理士】

 【氏名又は名称】 鈴木 康夫

【選任した代理人】

 【識別番号】 100109771

 【弁理士】

 【氏名又は名称】 臼田 保伸

【手数料の表示】

【予納台帳番号】 055457

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711687

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 高周波パッケージ

【特許請求の範囲】

【請求項 1】 半導体素子の実装されるキャビティを有する多層誘電体基板から成るパッケージにおいて、第 1 及び第 2 の誘電体層基板を有し、キャビティの内外を接続するために、第 1 の誘電体層上のコプレーナ線路と、前記コプレーナ線路上に第 2 の誘電体層が積層された内層線路とからなるフィードスルーが形成され、前記コプレーナ線路と前記内層線路との接続界面における線路の信号導体の両側に形成された金属電極を有することを特徴とする高周波パッケージ。

【請求項 2】 少なくとも第 2 の誘電体層の表面にグランド導体を有し、コプレーナ線路と内層線路との接続界面から離れたところで、表面のグランド導体と内層線路のグランド導体とを、ビアホールによって接続することを特徴とする請求項 1 に記載の高周波パッケージ。

【請求項 3】 コプレーナ線路と内層線路との接続界面における信号導体の両側の金属電極は、柱状であることを特徴とする請求項 1 又は請求項 2 に記載の高周波パッケージ。

【請求項 4】 コプレーナ線路と内層線路との接続界面における信号導体の両側の金属電極は、半円柱状であることを特徴とする請求項 1 又は請求項 2 に記載の高周波パッケージ。

【請求項 5】 コプレーナ線路と内層線路との接続界面における信号導体の両側の金属電極は、平板であることを特徴とする請求項 1 又は請求項 2 に記載の高周波パッケージ。

【請求項 6】 コプレーナ線路と内層線路との接続界面における信号導体の両側の金属電極は、前記グランド導体と前記コプレーナ線路のグランド導体とを接続することを特徴とする請求項 2 ないし請求項 5 の何れか 1 つの請求項に記載の高周波パッケージ。

【請求項 7】 第 2 の誘電体層には、表面のグランド導体と内層線路のグランド導体間に信号導体に沿って複数のビアホールを有し、前記コプレーナ線路と前記内層線路との接続界面と、該接続界面と最短距離のビアホールの中心との距

離 1 は、

【数 1】

$$1 < \frac{c}{2 f \sqrt{\epsilon_r}}$$

(但し、 c 、 f 、 ϵ_r はそれぞれ、光速、信号周波数、誘電体基板の比誘電率) を満たすことを特徴とする請求項 2 ないし請求項 6 の何れか 1 つの請求項に記載の高周波パッケージ。

【請求項 8】 多層誘電体基板から成るパッケージは、一体同時焼成多層セラミックによって形成されていることを特徴とする請求項 1 ないし請求項 7 の何れか 1 つの請求項に記載の高周波パッケージ。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、高周波パッケージに関し、特に、フィードスルーを有する高周波パッケージに関する。

【0 0 0 2】

【従来の技術】

コプレーナ線路が用いられるパッケージは、MMIC をフリップチップ実装するのに適している。低コストが期待できるパッケージに関する文献として、多層基板から成るセラミックパッケージには、例えば、D. R. Decker 等の文献「IEEE Transactions on Components, Packaging and Manufacturing Technology-Part B, Vol.20, pp.27-33, 1997」がある。

【0 0 0 3】

図 8 ～ 1 1 は、従来のセラミックパッケージの構造を示す図であり、図 8 はセラミックパッケージの概観図、図 9 はフィードスルーの斜視図、図 1 0 はフィー

ドスルーの上面図、図 1 1 は図 1 0 中の一点鎖線 C - C' で見た断面図である。

【0 0 0 4】

セラミックパッケージ 1 は、半導体素子 2 を実装するキャビティ 3 とキャビティ 3 の内外を接続するフィードスルー 4 とから構成される。フィードスルー 4 はコプレーナ線路 4 a と内層線路 4 b とに分けられ、信号導体 5、第 1 層 1 a の裏面グラウンド導体 6 a、コプレーナ線路 4 a のグラウンド導体 6 b、第 2 層 1 b の表面グラウンド導体 6 c から構成される。

【0 0 0 5】

キャビティ 3 は上蓋 7 によって密閉され、気密保持される。グラウンドの共通化のために、グラウンド導体 6 a とグラウンド導体 6 b とを接続するビアホール 8 a、グラウンド導体 6 a とグラウンド導体 6 b とグラウンド導体 6 c とを接続するビアホール 8 b が、信号の伝搬方向に沿って複数個形成される。

【0 0 0 6】

【発明が解決しようとする課題】

従来のセラミックパッケージの構造では、コプレーナ線路 4 a と内層線路 4 b との接続界面 c - c' から、第 1 層 1 a と第 2 層 1 b を貫通して形成される一番端のビアホール 8 b の中心までの距離 1 が信号の波長に対して大きくなると、界面 c - c' と一番端のビアホール 8 b との間から、コプレーナ線路 4 a のグラウンド導体 6 b と第 2 層 1 b の表面グラウンド導体 6 c とから構成される平行平板内に、外方向へ伝搬するモードで信号が放射される。従来のセラミックパッケージは、このような信号の放射によりフィードスルー 4 における伝送特性が劣化することが本発明者の検討で明らかになった。

【0 0 0 7】

例えば、従来例では、比誘電率 7. 1 の誘電体基板で形成されたフィードスルーに 6 0 G H z までの信号を伝送する場合、距離 1 は 0. 3 m m 以下である必要がある。しかし、このような距離でビアホールを形成することは、製造上、クラックが入ることなどにより歩留まりが悪くなる。そのため、距離 1 をあまり小さく（～ 0. 4 m m 程度に）することは困難であり、製造上の歩留まりや高周波での伝送特性の劣化等で問題があった。

【0 0 0 8】

(発明の目的)

本発明の目的は、高周波において伝送特性が劣化することなく、製造上も容易に形成できるフィードスルー構造をもつ高周波パッケージを提供することにある。

【0 0 0 9】

【課題を解決するための手段】

本発明の高周波パッケージは、キャビティの内外を接続するために、第1の誘電体層上のコプレーナ線路と、コプレーナ線路上に第2の誘電体層が積層された内層線路とからなるフィードスルーが形成され、コプレーナ線路と内層線路との接続界面において、信号導体の両側に金属電極が形成されることを特徴とする。

【0 0 1 0】

また、前記高周波パッケージは、少なくとも第2の誘電体層の表面にグランド導体を有し、コプレーナ線路と内層線路との接続界面から離れたところで、表面のグランド導体と内層線路のグランド導体とが、ビアホールによって接続されていることを特徴とする。

【0 0 1 1】

更に、コプレーナ線路と内層線路との接続界面における信号導体の両側の金属電極は、柱状、半円柱状、又は平板であることを特徴とする。

【0 0 1 2】

また、コプレーナ線路と内層線路との接続界面における信号導体の両側の金属電極は、表面のグランド導体とコプレーナ線路のグランド導体とを接続することを特徴とする。

【0 0 1 3】

また、前記高周波パッケージは、第2の誘電体層には、表面のグランド導体と内層線路のグランド導体の間に信号導体に沿って複数のビアホールを有し、前記コプレーナ線路と前記内層線路との接続界面から内層線路に形成される一番端のビアホールの中心までの距離1は、

【0 0 1 4】

【数 2】

$$1 < \frac{c}{2 f \sqrt{\epsilon_r}}$$

(但し、 c 、 f 、 ϵ_r はそれぞれ、光速、信号周波数、誘電体基板の誘電率) を満たすことを特徴とする。

【0015】

また、前記高周波パッケージは、一体同時焼成多層セラミックによって形成されていることを特徴とする。

【0016】

(作用)

第1の誘電体層上のコプレーナ線路と、前記コプレーナ線路上の第2の誘電体層の積層による内層線路とにより形成したフィードスルーから、外方向へ伝搬する信号放射を、コプレーナ線路と内層線路との接続界面における信号導体の両側に形成された金属電極により抑制する。

【0017】

【発明の実施の形態】

本発明の高周波パッケージの第1の実施の形態について、図1～図4を使用して詳細に説明する。

【0018】

図1～図4は、本実施の形態の構成を示す図であり、図1はセラミックパッケージの概観図、図2はフィードスルーの斜視図、図3はフィードスルーの上面図、図4は図3中の一点鎖線A-A'で見た断面図である。

【0019】

セラミックパッケージ1は、半導体素子2を実装するキャビティ3とキャビティ3の内外を接続するフィードスルー4とから構成される。フィードスルー4はコプレーナ線路4aと内層線路4bとに分けられ、信号導体5、第1層1aの裏面グラウンド導体6a、コプレーナ線路4aのグラウンド導体6b、第2層1bの表面グラウンド導体6cから構成される。キャビティ3は上蓋7によって密閉され、

気密保持される。グラウンドの共通化のために、グラウンド導体 6 a とグラウンド導体 6 b とを接続するビアホール 8 a、グラウンド導体 6 a とグラウンド導体 6 b とグラウンド導体 6 c とを接続するビアホール 8 b が、信号の伝搬方向に沿って複数個形成される。本実施の形態では、この際、コプレーナ線路 4 a、内層線路 4 b 部分での平行平板モードへの漏洩を抑制するために、ビアホール 8 a、8 b の信号の伝搬方向の中心間隔 l_{p1} 、 l_{p2} は、それぞれ下式 (1)、(2) を満たすことが望ましい。

【0020】

【数 3】

$$l_{p1} < \frac{c}{2f\sqrt{\frac{\epsilon_r + 1}{2}}} \quad \dots\dots (1)$$

$$l_{p2} < \frac{c}{2f\sqrt{\epsilon_r}} \quad \dots\dots (2)$$

(但し、 c 、 f 、 ϵ_r はそれぞれ、光速、信号周波数、誘電体基板の比誘電率)

また、本実施の形態では、コプレーナ線路 4 a と内層線路 4 b との接続界面 a－a' に、グラウンド導体 6 b とグラウンド導体 6 c とを接続する半円柱の金属電極（端面電極）9 を信号導体 5 の両側に形成する。この際、端面電極 9 の信号導体 5 側の端はビアホール 8 a、8 b の端と揃えることが望ましい。グラウンド導体 6 b とグラウンド導体 6 c とを端面電極 9 によって接続しない場合にも、端面電極 9 による効果はあるが、接続する方がより効果的である。更に、信号導体 5 の両側に形成される端面電極 9 を接続界面 a－a' に沿ってそれぞれ複数個形成すると、信号導体 5 に対して、端面電極 9 の外側から回り込む電磁界を抑制する上で、

より効果的である。

【0021】

図12は、端面電極9が無い場合（ $l = 0.3\text{ mm}$ ）と、端面電極9が有る場合（ $l = 0.6\text{ mm}$ ）のフィードスルー4の放射損失を示す図である。図12に示す放射損失は、端面電極半径 0.2 mm 、ビアホール半径 0.1 mm 、比誘電率 7.1 とした場合の例を示す図である。ここで距離 l は接続界面 $a - a'$ から一番端のビアホール8bの中心までの距離である。

【0022】

図12に見られるように、端面電極が無い場合に比べて端面電極9を設けることにより放射損失が大幅に低減されることが分かる。また、放射損失は特定の周波数で極値をとっているが、この周波数は、端面電極が有る場合、無い場合とで、距離 l がそれぞれ $1/2$ 波長、 $1/4$ 波長程度に相当する周波数である。

【0023】

端面電極9が有る場合には、距離 l が下式（3）を満たすようにすることにより、極値をとる周波数を信号周波数の帯域外にすることができ、フィードスルー4の放射損失を低減することが可能となる。端面電極9を設けることにより、従来例で示された端面電極が無い場合に比べて距離 l を2倍大きく取ることができ、従って、性能を落とすことなく、製造上の余裕をもってビアホール8bを形成することが可能となる。

【0024】

【数4】

$$l < \frac{c}{2f\sqrt{\epsilon_r}} \quad \dots\dots (3)$$

（但し、 c 、 f 、 ϵ_r はそれぞれ、光速、信号周波数、誘電体基板の比誘電率）

また、周波数が高くなると、ビアホール8bとグランド6a、6b、6cとから形成される導波管構造を伝搬する高次モードが存在する。このため、コプレー

ナ線路 4 a と内層線路 4 b との接続界面 a - a' における不連続によって、信号モードが高次モードに変換され、伝送特性が劣化する。この高次モードを遮断するためには、ビアホール 8 a、8 b の信号の伝搬方向と直交する方向の中心間隔 w は式 (4) を満たすことが望ましい。

【0025】

【数 5】

$$w < \frac{c}{2 f \sqrt{\epsilon_r}} \dots\dots (4)$$

(但し、 c 、 f 、 ϵ_r はそれぞれ、光速、信号周波数、誘電体基板の比誘電率)

ここでは、端面電極 9 の形状として半円柱状の例を示したが、端面電極 9 の形状については特にこれに限定されるものではない。但し、円柱の場合には、ストレスによるクラックが入りにくいという利点がある。

【0026】

本実施の形態の構造は、ビアホール 8 a、8 b の穴開けと同時に端面電極 9 の穴を形成し、次に、金属ペーストをその穴に充填し、最後にキャビティ 3 を形成するためのくり抜き工程によって形成される。また、端面電極 9 の端とビアホール 8 a、8 b の端とを揃えた場合にも、ビアホール 8 a、8 b の中心間隔 w を 0.5 mm 程度にまでできる。図 13 は、高次モードの遮断周波数と中心間隔 w との関係を示す図である。例えば、比誘電率 7.1 の誘電体基板を使用した場合、110 GHz 程度まで、挿入損失を劣化することなく伝送することが可能である。

【0027】

端面電極 9 のサイズ（例えば円柱の場合の直径）はビアホール 8 a、8 b に比べて大きくても良い。大きくすることで、端面に形成する際の歩留まり向上と安定したグランド間の接続が可能となる。また、条件式 (3) は十分条件であるので、端面電極 9 を大きくすることで、距離 1 の区間に占める導体の割合が大きくなるために、距離 1 を大きくとることができる。更に、一体形成の場合には、端

面電極 9 による確実なグランド間の接続が可能となる。

【 0 0 2 8 】

次に、本発明の高周波パッケージの第 2 の実施の形態について、図 5 ～ 7 を使用して詳細に説明する。

【 0 0 2 9 】

図 5 ～ 7 は、本実施の形態の構造を示す図であり、図 5 はフィードスルーの斜視図、図 6 はフィードスルーの上面図、図 7 は図 6 中の一点鎖線 B - B' で見た断面図である。

【 0 0 3 0 】

フィードスルー 4 はコプレーナ線路 4 a と内層線路 4 b とに分けられ、信号導体 5、第 1 層 1 a の裏面グランド導体 6 a、コプレーナ線路 4 a のグランド導体 6 b、第 2 層 1 b の表面グランド導体 6 c から構成される。グランドの共通化のために、グランド導体 6 a とグランド導体 6 b とを接続するビアホール 8 a、グランド導体 6 a とグランド導体 6 b とグランド導体 6 c とを接続するビアホール 8 b が、信号の伝搬方向に沿って複数個形成される。この際、コプレーナ線路 4 a、内層線路 4 b 部分での平行平板モードへの漏洩を抑制するために、ビアホール 8 a、8 b の信号の伝搬方向の中心間隔 l_{p1} 、 l_{p2} は、それぞれ式 (1)、(2) を満たすことが望ましい。

【 0 0 3 1 】

コプレーナ線路 4 a と内層線路 4 b との接続界面 b - b' において、グランド導体 6 b とグランド導体 6 c とを接続するように信号導体 5 の両側の接続界面 b - b' をメッキするなどして界面金属 1 0 を形成する。グランド導体 6 b とグランド導体 6 c とを界面金属 1 0 によって接続しない場合にも、界面金属 1 0 による効果はあるが、接続する方がより効果的である。この界面金属 1 0 によって、第 1 の実施の形態と同様の効果が得られる。この際、接続界面から内層線路 4 b に形成される一番端のビアホールの中心までの距離 l は式 (3) を満たす必要がある。

【 0 0 3 2 】

また、周波数が高くなると、ビアホール 8 b とグランド導体 6 a、6 b、6 c

とから形成される導波管構造を伝搬する高次モードが存在し、コプレーナ線路 4 a と内層線路 4 b との接続界面 b - b' における不連続によって、信号モードが高次モードに変換され、伝送特性が劣化する。この高次モードを遮断するために、ビアホール 8 b の信号の伝搬方向と直交する方向の中心間隔 w は式 (4) を満たすことが望ましい。本実施の形態の界面金属 1 0 の構造は、第 2 層 1 b に関してビアホール 8 b を形成する以外に加工をする必要がなく、製造上容易に形成でき、歩留まりの向上が期待される。

【0033】

以上、第 1、2 の実施の形態では、パッケージの材質としてセラミックを使用する例を示したが、多層誘電体基板からなるパッケージとしては、一体同時焼成多層セラミックによって形成するように構成することができる。また、パッケージの材質としてセラミックに代え多層構造が形成可能な他の無機または有機材料で構成することが可能である。

【0034】

【発明の効果】

本発明によれば、高周波パッケージのキャビティ内外を接続するためのフィードスルーにおける、コプレーナ線路と内層線路との接続界面の信号導体の両側に金属電極を設けた構成としているので、信号の放射を抑制することができフィードスルーの伝送特性を改善することが可能である。

【0035】

特に、コプレーナ線路と内層線路との接続界面と内層線路に形成される端部のビアホールとの間隙を大きくしても信号の放射が抑制されるので、当該端部のビアホールは余裕を持って前記接続界面から離れた位置に設けることが可能であり、ビアホールの形成が容易であり、製造上の歩留まりの向上が期待でき高性能ミリ波モジュールの量産に大きく寄与できる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態の高周波パッケージの概観図である。

【図 2】

第 1 の実施の形態のフィードスルーの斜視図である。

【図 3】

第 1 の実施の形態のフィードスルーの上面図である。

【図 4】

図 3 における一点鎖線 A－A' の断面図である。

【図 5】

本発明の第 2 の実施の形態のフィードスルーの斜視図である。

【図 6】

第 2 の実施の形態のフィードスルーの上面図である。

【図 7】

図 6 における一点鎖線 B－B' の断面図である。

【図 8】

従来例のセラミックパッケージの概観図である。

【図 9】

従来例のフィードスルーの斜視図である。

【図 1 0】

従来例のフィードスルーの上面図である。

【図 1 1】

図 1 0 に示す一点鎖線 C－C' の断面図である。

【図 1 2】

端面電極によるフィードスルーの放射損失低減の効果を示す図である。

【図 1 3】

ビアの中心間隔 W と高次モードの遮断周波数との関係を示す図である。

【符号の説明】

- 1 セラミックパッケージ
- 1 a、1 b 誘電体層
- 2 半導体素子
- 3 キャビティ
- 4 フィードスルー

4 a コプレーナ線路

4 b 内層線路

5 信号導体

6 a、6 b、6 c グランド導体

7 上蓋（金属）

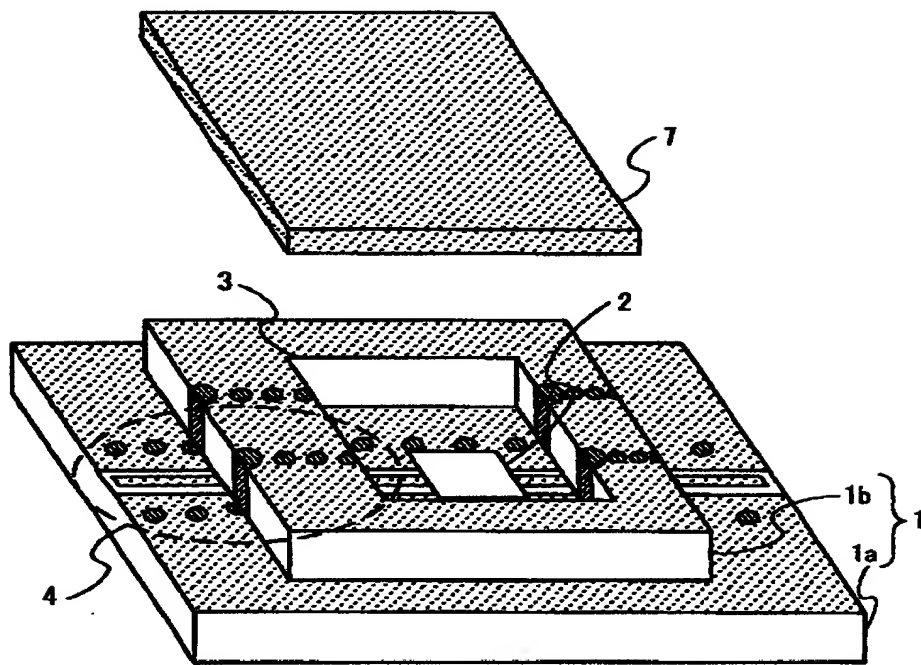
8 a、8 b ピアホール（金属）

9 端面電極

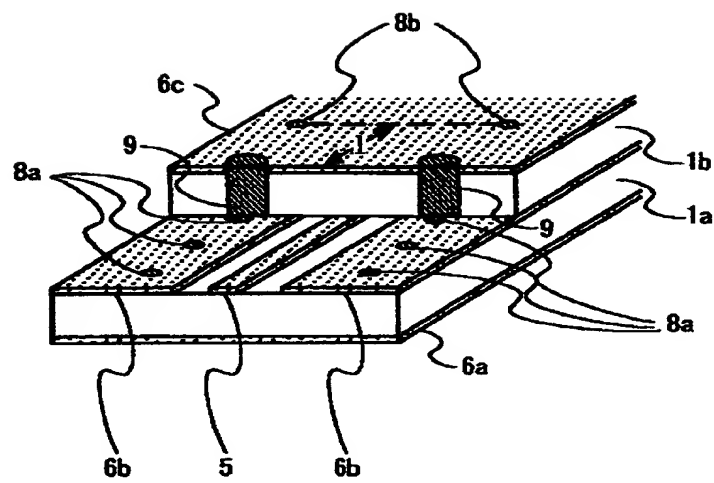
1 0 界面金属

【書類名】 図面

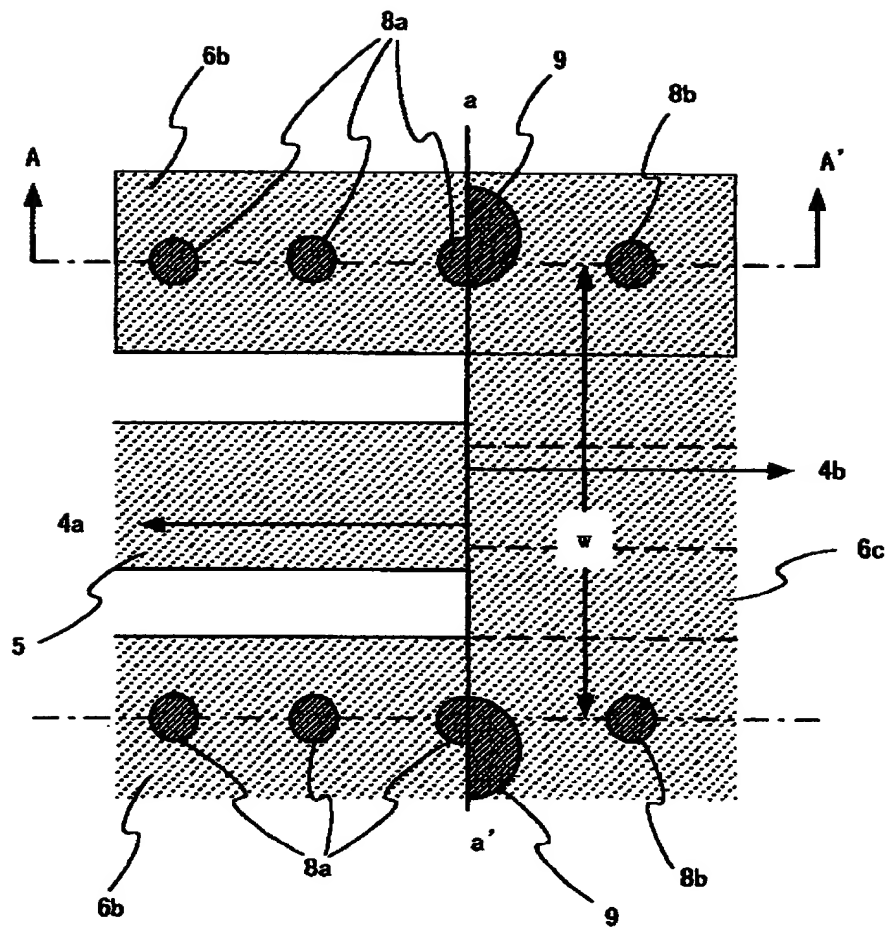
【図 1】



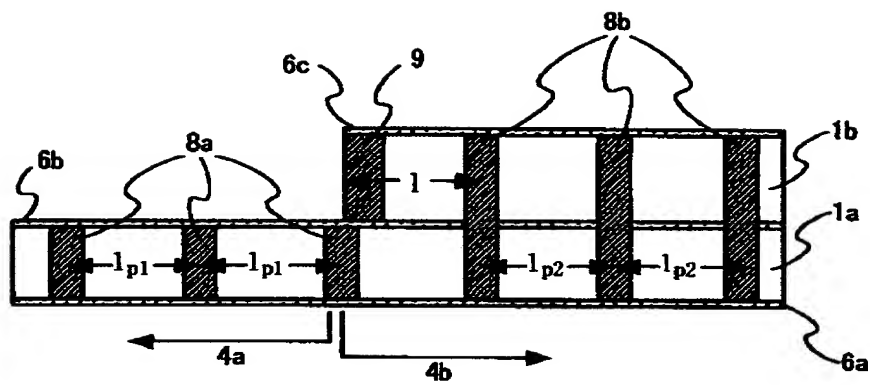
【图 2】



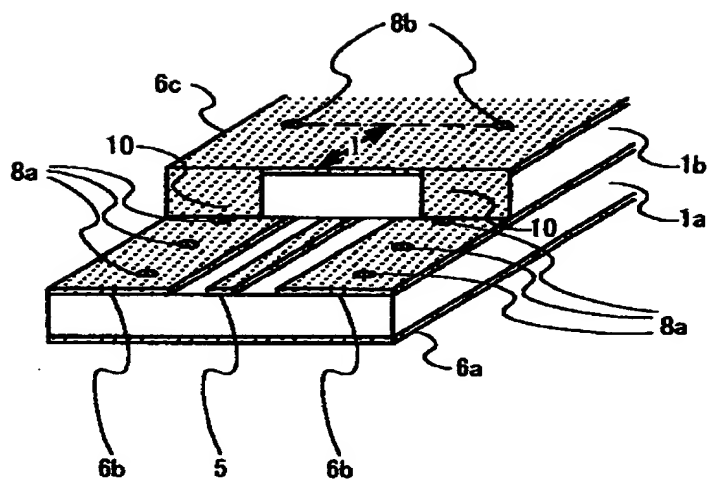
【図 3】



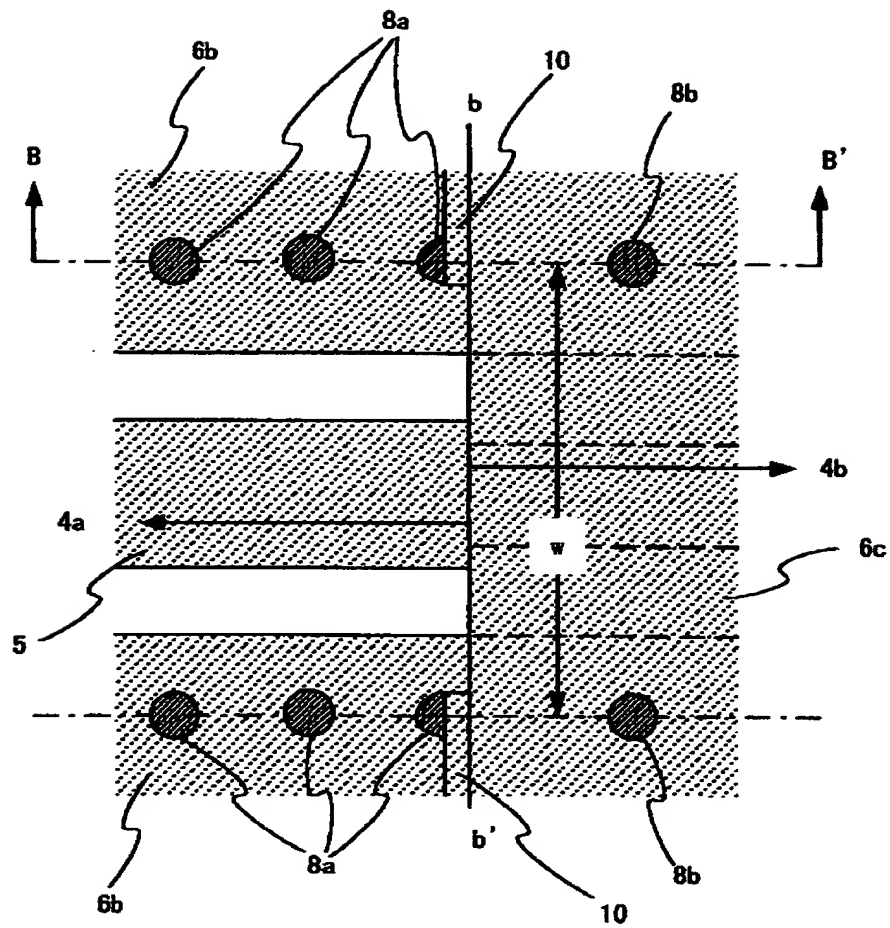
【図 4】



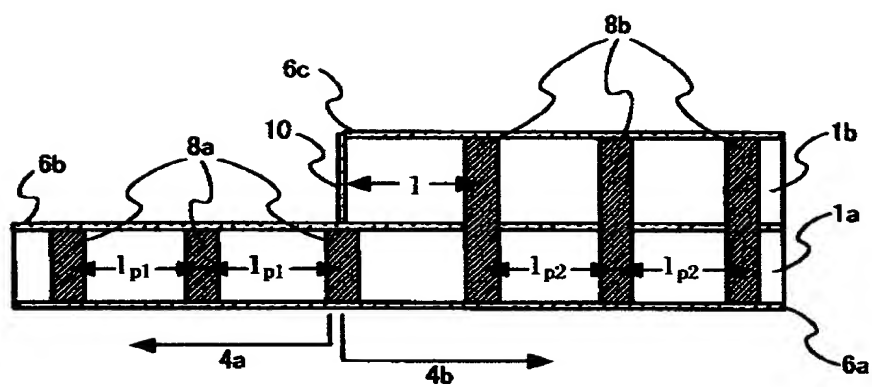
【図 5】



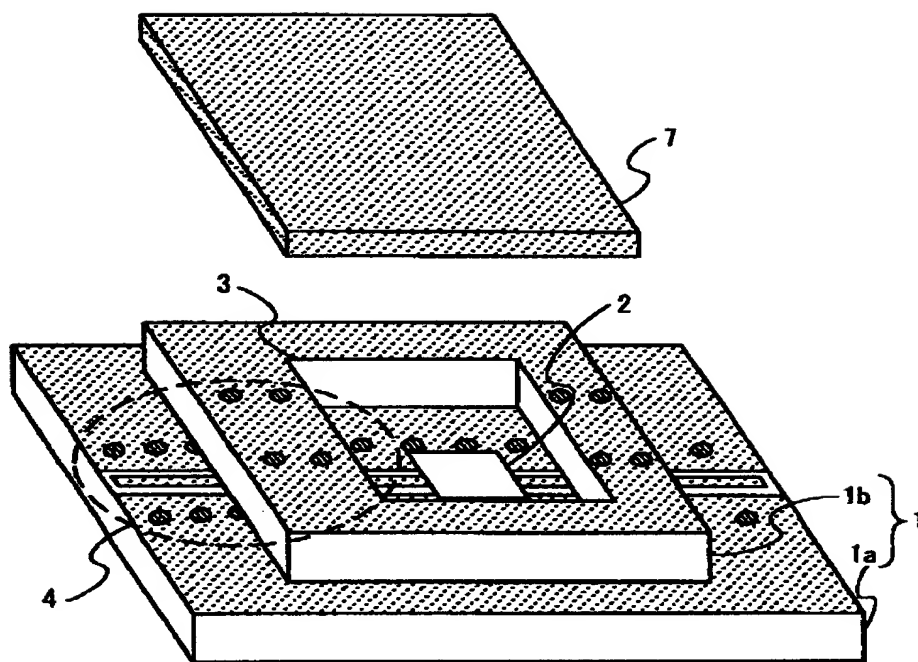
【図 6】



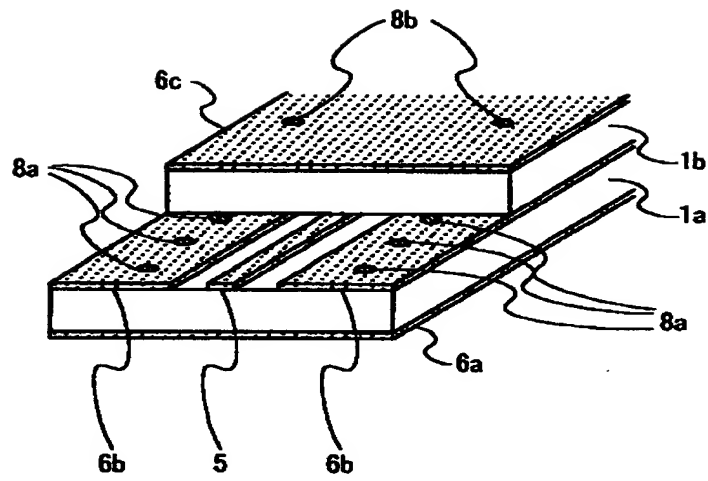
【図 7】



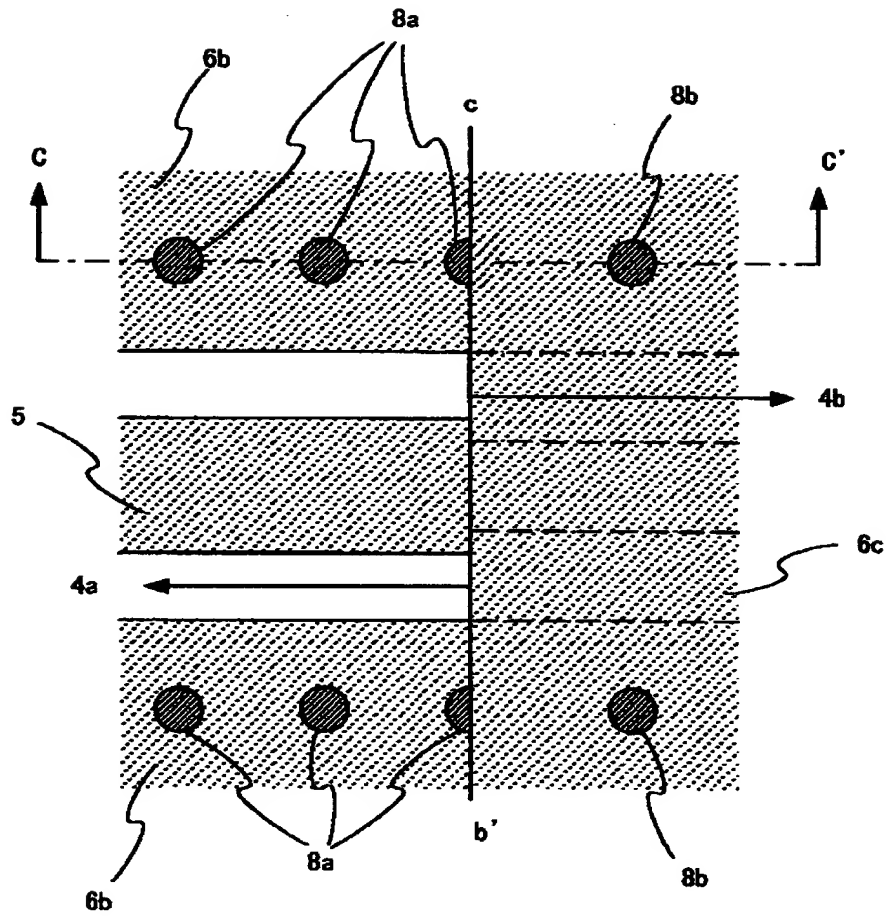
【図 8】



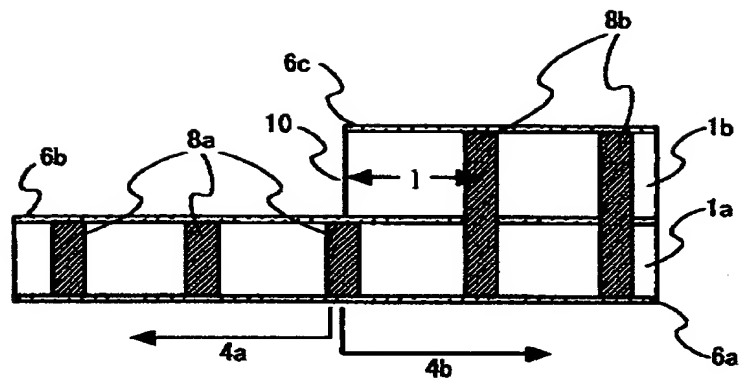
【図 9】



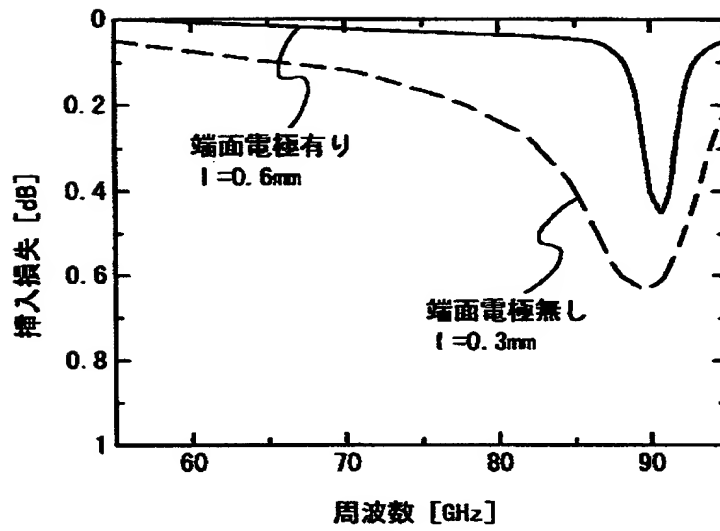
【図 1 0】



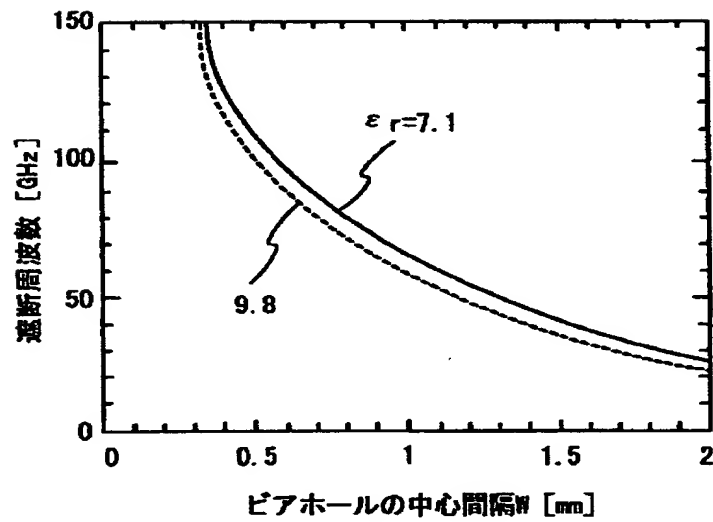
【図 1 1】



【図 1 2】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 フィードスルーを有する高周波パッケージにおいて、容易に製造でき、放射損失を低減する。

【解決手段】 高周波パッケージ 1 は半導体素子 2 を実装するキャビティ 3 とその内外を接続するフィードスルー 4 とから構成される。フィードスルー 4 はコプレーナ線路 4 a と内層線路 4 b とからなり、信号導体 5、第 1 層 1 a の裏面グラウンド導体 6 a、コプレーナ線路 4 a のグラウンド導体 6 b、第 2 層 1 b の表面グラウンド導体 6 c から構成される。キャビティ 3 は上蓋 7 によって密閉され、気密保持される。グラウンドの共通化のために、グラウンド導体 6 a と 6 b とを接続するビアホール 8 a、グラウンド導体 6 a と 6 b と 6 c とを接続するビアホール 8 b が、信号導体に沿って複数個形成される。コプレーナ線路 4 a と内層線路 4 b との接続界面に、グラウンド導体 6 b と 6 c とを接続する半円柱の金属電極 9 を形成する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 4 2 3 7]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	東京都港区芝五丁目 7 番 1 号
氏 名	日本電気株式会社